

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

G06F 15/76

## [12] 发明专利申请公开说明书

[21] 申请号 99117225.6

[43] 公开日 2001 年 4 月 18 日

[11] 公开号 CN 1291750A

[22] 申请日 1999.11.14 [21] 申请号 99117225.6

[71] 申请人 邓国顺

地址 415311 湖南省石门县皂市镇鸡爪山村 3 组

共同申请人 成晓华

[72] 发明人 邓国顺 成晓华

[74] 专利代理机构 深圳睿智专利事务所

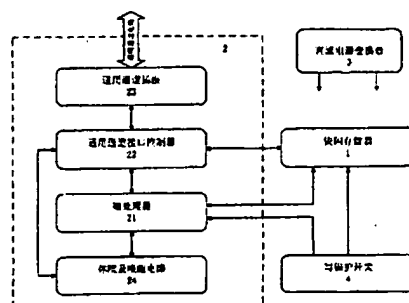
代理人 陈鸿荫

权利要求书 4 页 说明书 10 页 附图页数 7 页

[54] 发明名称 用于数据处理系统的快闪电子式外存储方法及其装置

[57] 摘要

一种用于数据处理系统的快闪电子式外存储方法及其装置,包括直接控制电子存储介质存取和实现接口标准功能的固件,采用特殊的外存储读写格式,从 U SB 通道取得电源,在固件和驱动程序与操作系统的配合下,利用快闪存储器 1 和存储控制电路 2 完成数据外存储,并有写保护,数据安全。本方法效率高,装置体积小容量小、存取速度快,无驱动器,可带电插拔,即插即用,无需关机,使用方便,适用于微小型数据处理系统。



ISSN 1008-4274

知识产权出版社出版

BEST AVAILABLE COPY

## 权 利 要 求 书

1. 一种快闪电子式外存储方法, 包括建立数据处理系统主机与外存储装置之间的信息交换通道, 电源的接入途径, 设立外存储物理介质及其内部数据组织方法, 在外存储介质上读写的方法, 对读、写命令格式的的解释与执行方法, 数据处理系统主机与外存储装置之间信息传送的方法, 外存储装置驱动程序 (Driver) 的安装, 以及所述主机操作系统与该驱动程序之间的信息交流方法, 其特征在于:

还包括在该快闪电子式外存储装置内设置的直接控制电子存储介质存取和实现接口标准功能的固件 (Firmware);

所述快闪电子式外存储方法适用于所有支持通用通道的数据处理系统并包含以下内容:

所述数据处理系统主机与外存储装置之间的信息交换通道是通用通道;

所述外存储装置工作电源从所述通用通道接入;

所述外存储装置的存储介质是快闪存储器 (Flash Memory), 该快闪存储装置内部数据按单一分块模式组织;

所述对该外存储装置的读的方法包括以下步骤:

- A. 上层操作系统接受用户读命令;
- B. 操作系统将所述读命令发送给驱动程序 (Driver);
- C. 驱动程序将读命令转换成固件能理解并执行的特殊读操作指令, 并传送给底层操作系统;
- D. 底层操作系统将转换后的读操作指令经通用通道控制电路传送给所述固件;
- E. 该固件执行读操作, 并将结果及状态经操作系统传送回驱动程序;

所述对该外存储装置的写的方法包括以下步骤:

- A. 操作系统接受用户写命令;
- B. 操作系统将所述写命令发送给驱动程序;
- C. 驱动程序判断快闪电子式外存储装置是否有写保护; 无写保护则往下进行;
- D. 驱动程序将写命令转换为固件能理解并执行的多个特殊操作指令, 并逐个传送给底层操作系统;
- E. 底层操作系统将转换后的操作指令经通用通道控制电路传送给所述固件;

- F. 固件按读操作指令对欲写入的存储区域进行读操作，并将读出的数据经操作系统传送回驱动程序；
  - G. 固件再按擦除操作指令对该存储区域进行擦除操作，并将擦除结果经操作系统传送回驱动程序；
  - H. 驱动程序将读出的数据同欲写入的数据进行整合，然后将整合后的数据及写操作指令发送给所述固件，由固件将整合后的数据重新写回所述存储区域；
  - I. 固件将写入后的结果与状态经操作系统传送回驱动程序；
- 所述数据处理系统与该外存储装置之间的信息传送方法采用通用通道标准所规定的规范方法。
2. 按照权利要求 1 所述的快闪电子式外存储方法，其特征在于：  
 所述数据处理系统主机与外存储装置之间交换信息的通用通道是 USB（通用串行总线）；  
 所述外存储装置的工作电源从 USB 总线接入；  
 所述数据处理系统主机与外存储装置之间的信息传送方法是 USB 标准规定的规范方法。
  3. 按照权利要求 1 所述的快闪电子式外存储方法，其特征在于：  
 所述数据处理系统主机与外存储装置之间交换信息的通用通道是 IEEE1394 总线；  
 所述外存储装置工作电源从 IEEE1394 总线接入；  
 所述数据处理系统主机与外存储装置之间的信息传送方法是 IEEE1394 标准规定的规范方法。
  4. 按照权利要求 1 所述的快闪电子式外存储方法，其特征在于：  
 所述快闪电子式外存储装置具有写保护功能。
  5. 按照权利要求 1 所述的快闪电子式外存储方法，其特征在于：  
 所述单一分块模式的数据组织格式以有效存储量 8K Byte 为一个块（BLOCK）。
  6. 按照权利要求 1 所述的快闪电子式外存储方法，其特征在于：  
 所述单一分块模式的数据组织格式以有效存储量 32K Byte 为一个块（BLOCK）。
  7. 按照权利要求 1 所述的快闪电子式外存储方法，其特征在于：  
 所述单一分块模式的数据组织格式以有效存储量 128K Byte 为一个块（BLOCK）。
  8. 一种用于数据处理系统的快闪电子式外存储装置，包括存储介质和直流供电源，其特征在于：

还包括存储控制电路(2),该电路(2)包括:微处理器(21)、通用串行总线(USB)接口控制器(22)、USB 总线插座(23)和休眠及唤醒电路(24);所述存储介质是快闪存储器(Flash Memory)(1);所述微处理器(21)分别与USB 接口控制器(22)、休眠及唤醒电路(24)和快闪存储器(1)连接;USB 接口控制器(22)分别与该总线插座(23)、休眠及唤醒电路(24)、快闪存储器(1)和微处理器(21)连接;USB 总线插座(23)通过该总线电缆与数据处理系统主机连接;

所述快闪电子式外存储装置由驱动程序(Driver)和固化在所述微处理器(21)中的固件(Firmware)驱动,驱动程序被装载在所述主机上层操作系统和底层操作系统之间。

9. 按照权利要求 8 所述的用于数据处理系统的快闪电子式外存储装置,其特征在于:

所述微处理器(21)含有微处理芯片 D4 及两个型号为 4053 的多路模拟开关芯片 D5、D6,芯片 D5 的 12、1、3 脚、D6 的 12 脚短接后接芯片 D4 的 12 脚,芯片 D5 的 13、2、5 脚、D6 的 13 脚短接后接芯片 D4 的 13 脚;芯片 D5 的 11、10、9 脚和 D6 的 11 脚分别接芯片 D4 的 44、1、2、3 脚;芯片 D4 的 DATA0~DATA7 脚分别与通用串行总线接口控制器(22) D2 以及快闪存储器(1) D1 对应的接线脚相连;芯片 D5 的 4 号脚接快闪存储器 D1 的 4 号脚,芯片 D6 的 14 脚接快闪存储器 D1 的 42 脚;芯片 D5 的 14、15 脚连 D2 的 15、16 脚。

10. 按照权利要求 8 所述的用于数据处理系统的快闪电子式外存储装置,其特征在于:

所述 USB 接口控制器(22)含有型号为 PDIUSB12 的芯片 D2、晶振 Y1、电容 C1~C2、C7~C8、电阻 R1~R3、R10、发光二极管 V3;晶振 Y1、电容 C1~C2 互相串接形成闭合回路,在晶振 Y1 的两端分别接芯片 D2 的 22 和 23 脚,芯片 D2 的 25、26 脚分别经电阻 R2、R1 接通用串行总线插座(23)的 2、3 号脚。

11. 按照权利要求 8 所述的用于数据处理系统的快闪电子式外存储装置,其特征在于:

所述快闪存储器(1)采用如下型号: TC58V64FT/128FT/256FT/512FT 或 KM29V64000T/128T/256T/512T 的快闪存储芯片 D1,该芯片 D1 的 5 脚与写保护开关(4)的 5 脚连接。

12. 按照权利要求 8 所述的用于数据处理系统的快闪电子式外存储装置,其特征在于:

所述休眠及唤醒电路(24)含有三极管 V1、电容 C4、二极管 V2、电阻 R5~R9;三极管 V1 的基极经电阻 R9、电容 C4 和电阻 R8 后接 USB 接口控制器(22)的芯片 D2 的 12 脚,三极管 V1 的集电极接微处理器 D4 的 4 号脚,三极管 V1 的发射极经电阻 R5 接

电源。

13. 按照权利要求 8 所述的用于数据处理系统的快闪电子式外存储装置，其特征在于：

所述直流供电源是从 USB 总线插座 (23) 接入，分别接微处理器 (21)、USB 接口控制器 (22)、休眠及唤醒电路 (24) 和直流电源变换器 (3)，所述直流电源变换器 (3) 输出端接快闪存储器 (1) 的电源端。

14. 按照权利要求 8 所述的用于数据处理系统的快闪电子式外存储装置，其特征在于：

所述快闪电子式外存储装置还包括写保护开关 (4)，该写保护开关 (4) 的一端与快闪存储器 (1) 的  $\overline{WP}$  端相连，另一端接地。

15. 一种快闪电子式外存储装置，包括通用通道接口控制器 (22)、连接插座 (23)、快闪电子式存储器 (1) 及写保护开关 (4)、休眠及唤醒电路 (24)，从通用通道取得的供电源和含有直接控制快闪电子式存储介质存取及实现标准功能固件的微处理器 (21)；其特征在于：

所述快闪电子式外存储装置用作数据处理系统的外存储装置。

16. 按照权利要求 15 所述的快闪电子式外存储装置的应用，其特征在于：

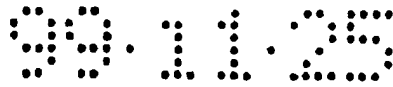
所述快闪电子式外存储装置用作微型数字计算机的外存储装置。

17. 按照权利要求 15 所述的快闪电子式外存储装置的应用，其特征在于：

所述快闪电子式外存储装置用作手持式数据处理系统的外存储装置。

18. 按照权利要求 15 所述的快闪电子式外存储装置的应用，其特征在于：

所述快闪电子式外存储装置用作便携式数据处理系统的外存储装置。



## 说明书

### 用于数据处理系统的 快闪电子式外存储方法及其装置

本发明涉及数据处理系统的存储设备，特别涉及微型、手持式及便携式数据处理系统的外存储方法及其设备。

自电脑推出至今，人们一直关注计算机外存储器的改进，从磁鼓、磁带装置到使用软盘、硬盘来交换、存储和备份数据及文件。十多年来，个人计算机技术突飞猛进，但作为活动外存的软盘技术却一直没有本质性的改进，仅体积从 8 英寸、5.25 英寸减小到 3.5 英寸，容量增大到 1.44M 后，几乎停滞不前，与十几年前一模一样。众所周知，软盘存在如下缺点：容量小、速度慢、容易损坏、可靠性差；软盘驱动器体积大且笨重等，这些缺点给使用者带来极大的不便。近几年来，市面上出现了另外一些存储设备，如超大容量 ZIP 盘、可移动光盘 MO 等。这些存储设备具有软盘所没有的优点，如容量大、可靠性比软盘好等，但它们却仍然存在以下缺点：体积大且笨重、需要驱动器、不容易携带、使用复杂、需要外接电源、无法普及、价格高等，只有极少数的电脑装有这种存储设备的驱动器。另外，安装内置驱动器时，必须先关掉电脑，打开电脑机箱，在电脑内寻找一个位置把它装上去，然后再关上机箱，启动电脑，安装驱动程序，所有以上步骤都做完后，才可以使用。显然，一般电脑用户甚至是专业人士都可能觉得使用太麻烦，更别说对电脑不熟悉的用户了。

综上所述，人们急需一种新的电脑存储设备来替代或补充现有技术的软盘及其它外存储设备，特别是笔记本电脑和手持设备日益普及的今天，这种需求尤其迫切，因为笔记本电脑和手持设备必须轻便、体积小、易携带，而软驱和其它驱动器由于体积大而且笨重，因此均不合适。实际上，为了轻巧和携带方便起见，世界上越来越多的笔记本电脑没有内置的软驱或光驱等外存储装置。

近年来出现的通用串行总线 (USB) 是一种新的电脑科技，其标准由英特尔 (Intel)、微软 (Microsoft)、康柏 (Compaq) 等国际大公司制定，目的是为了使个人电脑的使用变得更简单、更容易和更快捷，用来代替现有的串口、并口和键盘插口等。当今所有奔腾 II 或以上的电脑 (包括兼容机) 均带有 USB 接口，USB 已经成为新的个人电脑行业标准。以后

可能还会有其他高速通用通道标准推出。

有了 USB(通用串行总线)以后,人们再也难以容忍微型及便携式数据处理设备上不能内置软盘类的存储装置的现状,难以容忍软盘类的存储装置容量小、速度慢和易损坏等缺点,更难以容忍其驱动器体积庞大、安装费时费力等缺陷。

本发明为克服上述现有技术的不足之处而提出一种快闪电子式外存储方法,采用快闪电子式存储介质,通过标准通用通道接口和即插即用等技术为电脑用户提供简单、轻便、易携带、易使用、高可靠性、大容量的高速数据存储及交换装置,并在不同操作系统上实现,适用于各种支持通用通道的数据处理系统。

本发明的目的可以通过采用以下技术方案来实现:

设计采用一种快闪电子式外存储方法,涉及快闪电子存储器(Flash Memory),和与之相连接的通用通道接口控制器,微处理器和休眠及唤醒电路,并通过接口插座与数据处理系统相连接。在微处理器中设计一个“快闪电子式外存储装置固件”(Firmware),初始化后,用以处理标准接口操作请求和快闪电子式外存储装置特定操作请求,并将结果分别送回请求方。同时在操作系统内设计安装一个“快闪电子式外存储装置”驱动程序(Driver),用以在插入该“快闪电子式外存储装置”时进入初始化,并指示上层操作系统产生一个可移动外存储装置,分配相应的装置符;随后该驱动程序在判断出有传统意义上的“磁盘”操作请求时,将原来的磁盘操作命令格式转换为快闪电子式外存储装置特定操作指令,并通过底层操作系统和接口控制电路将该操作指令发送给快闪电子式外存储装置固件,由固件执行该操作。随后所述固件将操作结果和操作后的状态经操作系统传送回驱动程序。固件执行外存储操作分为读和写两种方式。其中,写操作方式根据快闪电子存储介质有效数据不得被覆盖的特点,分为读操作、内部擦除、数据重组与回写操作三个步骤。

设计制造一种用于数据处理系统的快闪电子式外存储装置,它包括存储介质和直流电源,以及存储控制电路,该电路包括:微处理器、通用串行总线接口控制器、通用串行总线插座和休眠及唤醒电路;所述存储介质是快闪存储器(Flash Memory);所述微处理器分别与通用串行总线接口控制器、休眠及唤醒电路和快闪存储器连接;通用串行总线接口控制器分别与该总线插座、休眠及唤醒电路、快闪存储器和微处理器连接;通用串行总线插座通过该总线电缆与数据处理系统主机连接;

所述用于数据处理系统的快闪存储装置由驱动程序(Driver)和固化在所述微处理

器中的固件 (Firmware) 驱动, 驱动程序被装载在所述主机上层操作系统和底层操作系统之间。

将快闪电子式外存储装置用于数据处理系统, 采用通用接口插接, 在该数据处理系统的操作系统中装入快闪电子式外存储装置驱动程序 (Driver); 在操作系统的管理下, 用户按照传统“磁盘”方式操作, 由驱动程序接受原“磁盘”操作请求, 并将该操作请求处理为快闪电子式外存储装置的特别操作指令, 通过底层操作系统和通用接口控制电路传送至快闪电子式外存储装置内 CPU 中的固件 (Firmware), 由该固件进行处理后, 将结果与处理状态经操作系统返回驱动程序, 完成数据处理系统处理外存储装置的过程, 即, 完成两者之间的数据交换过程。该快闪电子式外存储装置与数据处理系统主机之间, 按照插入—登录—确定外存储装置标识符的方式管理, 可随时插拔, 即插即用, 不需关机。

附图的图面说明如下:

图 1 是本发明用于数据处理系统的快闪电子式外存储装置的通用硬件构成方框图;

图 2 是所述快闪电子式外存储装置的 USB 接口硬件构成方框图;

图 3 是所述快闪电子式外存储装置的 IEEE1394 接口硬件构成方框图;

图 4 是所述快闪电子式外存储装置的软件原理方框图;

图 5 是 USB 接口硬件构成的快闪电子式外存储装置的电路原理图;

图 6 是驱动程序 (Driver) 的软件流程图;

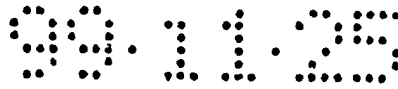
图 7 是固件 (Firmware) 的软件流程图。

下面结合附图对本发明的最佳实施例作进一步详细说明。

一种快闪电子式外存储方法, 包括建立数据处理系统主机与外存储装置之间的信息交换通道, 电源的接入途径, 设立外存储物理介质及其内部数据组织方法, 在外存储介质上读写的方法, 对读、写命令格式的解释与执行方法, 数据处理系统主机与外存储装置之间信息传送的方法, 外存储装置驱动程序 (Driver) 的安装, 以及所述主机操作系统与该驱动程序之间的信息交流方法。

该方法还包括在所述快闪电子式外存储装置内设置的直接控制电子存储介质及实现





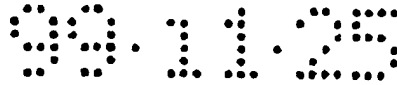
接口标准功能的固件 (Firmware)。该固件设置在微处理器中, 按照固件的软件流程工作, 在插入所述快闪电子式外存储装置时, 配合驱动程序完成该装置的初始化, 并按操作系统或驱动程序的要求, 进行接口标准操作或外存特殊指令的操作。

所述驱动程序按照驱动程序的软件流程工作, 插入所述快闪电子式外存储装置时, 配合固件完成该装置的初始化, 并通知操作系统产生和显示外存储装置的装置符。该驱动程序还要完成操作系统传送来的对外存储装置的操作请求; 现时, 这种操作请求主要是磁盘操作格式, 需要经驱动程序转换成快闪电子式外存储装置的特殊操作指令, 并按照通用通道标准规定的格式打包, 传送到所述固件执行。驱动程序还要完成即插即用和与系统的协调操作。一旦外存储装置被拔出, 驱动程序会通知操作系统取消该外存储装置的装置符。

所述快闪电子式外存储方法适用于所有支持通用通道的数据处理系统并包含以下内容:

所述数据处理系统主机与外存储装置之间的信息交换通道是通用通道, 无须另设接口卡, 而且没有庞大的驱动器, 没有机械转动部分, 重量轻, 启动快, 可即插即用。所述外存储装置工作电源从所述通用通道接入; 无需外接电源, 使用方便。目前采用的是通用通道 USB (通用串行总线); USB 是新的电脑外设接口的国际标准, 可用于替代传统的并口、串口、键盘及鼠标口等, 其目的是为所有的电脑外设提供统一的接口, 提高传输速度, 增加可连接的设备数量, 加长传输距离, 以方便电脑用户。目前有许多外设如: 扫描仪、打印机、数码相机和键盘、鼠标等已采用 USB 接口。

所述外存储装置的存储介质是快闪存储器 (Flash Memory), 这种快闪存储器 (Flash Memory) 是一种大容量电子式存储芯片, 体积小、速度快, 数据可随机或顺序读写, 并可擦除; 擦除以块 (BLOCK) 为单位操作, 擦除次数可达 100 万次以上。快闪存储器的数据保存性能好, 写入后在不加电源情况下, 可保存 10 年或以上。而且, 这种快闪存储器还有一个特点, 如果操作的存储区内包含有效数据的话, 则必须先行擦除该存储区, 然后才能写入新的数据。这使写操作变得复杂, 但对有效数据的保存却是一个优点。用快闪存储器设计成的外存储装置, 一般是软盘容量的 5-6 倍以上, 该快闪存储装置内部数据按单一分块模式组织; 目前采用有效存储量 8K Byte、16K Byte 甚至有效存储量 128K Byte 为一个块 (BLOCK)。随着快闪存储器 (Flash Memory) 技术的进步, 可以采用更大的块 (BLOCK) 为基础构成外存储器。



所述对该外存储装置的读的方法包括以下步骤:

- A. 上层操作系统接受用户读命令; 其命令格式为现今熟悉的磁盘操作命令;
- B. 操作系统将所述读命令发送给驱动程序 (Driver);
- C. 驱动程序将磁盘操作使用的读命令转换成固件能理解并执行的特殊读操作指令, 并传送给底层操作系统;
- D. 底层操作系统将转换后的读操作指令经通用通道控制电路传送给所述固件;
- E. 该固件执行读操作, 并将结果及状态经操作系统传送回驱动程序。

所述对该外存储装置的写的方法包括以下步骤:

- A. 操作系统接受用户写命令; 其命令格式为现今熟悉的磁盘操作命令;
- B. 操作系统将所述写命令发送给驱动程序;
- C. 驱动程序判断快闪电子式外存储装置是否有写保护; 无写保护则往下进行;
- D. 驱动程序将磁盘操作使用的写命令转换为固件能理解并执行的多个特殊操作指令, 并逐个传送给底层操作系统;
- E. 底层操作系统将转换后的操作指令经通用通道控制电路传送给所述固件;
- F. 固件按读操作指令对欲写入的存储区域进行读操作, 并将读出的数据经操作系统传送给驱动程序;
- G. 固件再按擦除操作指令对该存储区域进行擦除操作, 并将擦除结果经操作系统传送回驱动程序;
- H. 驱动程序将读出的数据同欲写入的数据进行整合, 然后将整合后的数据及写操作指令发送给所述固件, 由固件将整合后的数据重新写回所述存储区域;
- I. 固件将写入后的结果与状态经操作系统传送回驱动程序。

所述数据处理系统与该外存储装置之间的信息传送方法, 不采用专用接口内部自定义的信息传送方法, 而采用通用通道标准所规定的规范方法, 由通用接口两端的驱动程序和固件分别按照通讯协议将欲传送的信息打包后, 再传送到对方。

所述外存储装置的工作电源从 USB 总线接入; 而不是从系统电源专线接入。节约插座空间, 方便即插即用。

在其他实施例中, 数据处理系统主机与外存储装置之间可以选用通用通道 IEEE1394 总线交换信息。这时所述外存储器工作电源从 IEEE1394 总线接入。数据处理系统主机与外存储装置之间的信息传送方法采用 IEEE1394 标准规定的规范方法。

本发明采用独特设计, 在快闪电子式存储器上, 加上一个开关, 使其写保护管脚  $\overline{WP}$  端悬空或接地, 再配合固件的判断, 使快闪电子式外存储装置具有写保护功能。写保护



开关具有硬保护的功能，即在物理上能保护快闪存储器的内容而不会被改写和擦除。而固件与驱动程序的配合又为整个外存储装置提供了软保护，即当写保护开关处于保护状态时 ( $\overline{WP}$  端接地)，固件会通过驱动程序把写保护状态通知操作系统，从而不可以改写和擦除快闪存储器中的内容，使用户存储的信息受到保护，特别是病毒在这种情况下无法侵入快闪外存储装置。

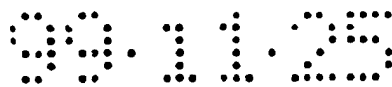
本发明用于数据处理系统的快闪电子式外存储装置的通用硬件构成如图 1 所示，该存储装置包括存储介质 1、直流电源 3、存储控制电路 2、写保护开关 4 和保护外壳。由于存储介质 1 和存储控制电路 2 全部由电子元件组成，没有活动机械部分，因此快闪电子式外存储装置可以做得非常小，其体积仅有大拇指般大小，携带使用非常方便。

本实施例所述快闪电子式外存储装置的 USB 硬件构成如图 2 所示，存储控制电路 2 包括：微处理器 21、通用串行总线接口控制器 22、通用串行总线插座 23 和休眠及唤醒电路 24；所述存储介质是快闪存储器 (Flash Memory) 1；所述微处理器 21 分别与通用串行总线接口控制器 22、休眠及唤醒电路 24 和快闪存储器 1 连接，信号单向或双向流动；通用串行总线接口控制器 22 分别与该总线插座 23、休眠及唤醒电路 24 和快闪存储器 1 连接，信号单向或双向流动；通用串行总线插座 23 通过该总线电缆与数据处理系统主机连接。写保护开关 4 与快闪存储器 1 和微处理器 21 单向连接。

所述直流供电源是从 USB 总线插座 23 接入，分别接微处理器 21、USB 接口控制器 22、休眠及唤醒电路 24 和直流电源变换器 3，所述直流电源变换器 3 输出端接快闪存储器 1 的电源端。

当今所有奔腾 II 或以上的电脑 (包括兼容机) 均带有 USB 接口，USB 已经成为新的个人电脑行业标准，因此目前大部分电脑都可以直接支持和使用本发明的快闪电子式外存储装置。快闪电子式外存储装置有可能象软盘和光盘一样成为电脑的标准件，并最终替代软盘和软驱。

图 5 是与图 2 对应的快闪电子式外存储装置的电路原理图。所述微处理器 21 用于控制通用串行总线接口控制器 22、快闪存储器 1 和休眠及唤醒电路 24。它含有微处理芯片 D4 及两个型号为 4053 的多路模拟开关芯片 D5、D6，芯片 D5 的 12、1、3 脚、D6 的 12 脚短接后接芯片 D4 的 12 脚，芯片 D5 的 13、2、5 脚、D6 的 13 脚短接后接芯片 D4 的 13 脚；芯片 D5 的 11、10、9 脚和 D6 的 11 脚分别接芯片 D4 的 44、1、2、3 脚；芯片 D4 的 DATA0 ~ DATA7 脚分别与通用串行总线接口控制器 22 的芯片 D2 以及快闪存储器 D1 对应的接线脚相连；芯片 D5 的 4 号脚接快闪存储器 D1 的 4 号脚，芯片 D6 的 14 脚接快闪存储



器 D1 的 42 脚；芯片 D5 的 14、15 脚连 D2 的 15、16 脚。

所述通用串行总线接口控制器 22 含有型号为 PDIUSB12 的芯片 D2、晶振 Y1、电容 C1 ~ C2、C7 ~ C8、电阻 R1 ~ R3、R10、发光二极管 V3；晶振 Y1、电容 C1 ~ C2 互相串接形成闭合回路，在晶振 Y1 的两端分别接芯片 D2 的 22 和 23 脚，芯片 D2 的 25、26 脚分别经电阻 R2、R1 接通用串行总线插座 23 的 2、3 号脚。该接口控制器 22 负责 USB 数据流的输入输出及其控制，符合 USB 1.0 及 1.1 标准，具有与大多数单片机相接的 8 位快速且简单的并行接口，并可实现 DMA 的功能。

所述快闪存储器 1 用于存储数据。它可以采用如下型号：TC58V64FT/128FT/256FT/512FT 或 KM29V64000T/128T/256T/512T 的快闪存储芯片 D1，该芯片 D1 的 5 脚与写保护开关 4 的 5 脚连接。

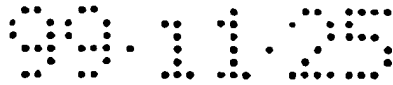
所述休眠及唤醒电路 24 的作用是为了节省耗电，可使快闪电子式存储装置进入休眠状态，或需工作时把快闪电子式存储装置从休眠状态中唤醒并进入正常的操作状态。它含有三极管 V1、电容 C4、二极管 V2、电阻 R5 ~ R9；三极管 V1 的基极经电阻 R9、电容 C4 和电阻 R8 后接通用串行总线接口控制器 22 的芯片 D2 的 12 脚，三极管 V1 的发射极接微处理器芯片 D4 的 4 号脚。

本发明用于数据处理系统的快闪电子式外存储装置无需驱动器和外接电源，而是完全由软件来驱动，即由驱动程序 (Driver) 和固件 (Firmware) 驱动。固件 (Firmware) 被固化在所述微处理器 21 中并与底层操作系统互动，驱动程序 (Driver) 被装载在底层和上层操作系统之间，该驱动程序 (Driver) 与底层操作系统及上层操作系统互动，其软件原理方框图如图 4 所示。所述驱动程序 (Driver) 和固件 (Firmware) 的软件流程图见图 6 和图 7。关于驱动程序 (Driver) 和固件 (Firmware)，申请人已专门向中国软件登记中心申请计算机软件著作权保护。

当用户把快闪电子式外存储装置插入到电脑的 USB 接口时，微处理器 21 立即开始执行固化在其中的固件 (Firmware)，固件 (Firmware) 首先进行初始化，初始化完毕即进入等待状态 (等待操作请求)。

初始化的程序码全都储存在微处理器 D4 的固件 (Firmware) 中。当快闪电子式外存储装置上电后，操作系统会查询通用通道 (USB) 接口芯片 D2，此时 D2 会产生中断给微处理器 D4，然后 D4 通过操作 D2 与操作系统取得联系，操作系统根据快闪电子式外存储装置 D2 与 D4 所反馈的各种特性状态或标志而通知 D2 与 D4 进行有关的初始设置，为下一步准备正常数据的交换做好准备。

每当插入一个快闪电子式外存储装置时，操作系统都会通过 USB 接口自动检测到该



存储装置的插入。此时，上层操作系统就会立即激活驱动程序（Driver）。驱动程序（Driver）被激活后，即执行初始化操作，并指示操作系统产生一个可移动存储装置（或称为活动存储装置），操作系统接到此指示后，即为每个插入的存储装置产生一个可移动存储装置并分配相应的装置符。在上述操作过程中，固件（Firmware）会接收并处理来自驱动程序（Driver）和操作系统的操作请求。当驱动程序（Driver）完成插入处理后，即进入等待操作请求的等待状态。

当用户把快闪电子式外存储装置从电脑的 USB 接口拔出时，固件（Firmware）立即终止执行。而操作系统则能自动检测到该装置已经从电脑上拔出，此时，操作系统会立即把这一事件通知驱动程序（Driver），驱动程序（Driver）在接到此通知后，立即执行有关处理，并指示操作系统消除与该存储装置对应的可移动存储装置；操作系统接到指示后，立即取消相应的可移动存储装置及装置符。

当上层操作系统接到读操作时，会把该读操作发送给驱动程序（Driver）。由于该操作属于标准的磁盘读操作，与 USB 及快闪内存的操作方式不一样，因此驱动程序（Driver）会把它转换成快闪电子式存储装置的特定操作方式。之后，驱动程序（Driver）进一步对转换后的操作进行 USB 打包，并把打包后的读操作发给底层操作系统，由底层操作系统把读请求通过 USB 发送给运行在快闪电子式存储装置微处理器中的固件（Firmware），由固件（Firmware）执行该读操作，并把读取的数据及状态信息经底层操作系统返回给驱动程序（Driver），然后由驱动程序（Driver）把该读取的数据及状态信息发送给上层操作系统。至此，读操作完成。

当数据处理系统要求读取数据时，通用通道接口 D2 通知微处理器 D4，而微处理器 D4 则根据操作系统的要求从快闪存储器 D1 读取相关的数据送入 D2，让 D2 返回有关的数据给数据处理系统。

当上层操作系统接到写操作时，会把该写操作发送给驱动程序（Driver）。由于该操作属于标准的磁盘写操作，与 USB 及快闪存储器的操作方式不一样，因此驱动程序（Driver）会把它转换成快闪电子式存储装置的特定操作方式。当写操作到达快闪存储器 1 时，如果写位置已经包含有效数据，则新的数据无法写入，只有当有效数据被擦除后，才能写入新的数据。基于这种原因，驱动程序（Driver）把写操作转换成三个不同的内部操作：读、擦除和写。首先，驱动程序（Driver）执行一个内部读操作，把写位置的原有内容读出来并保存；然后，执行一个内部擦除操作，以清除写位置的所有数据；最后，把需要写的新数据和原有数据结合在一起，并对结合后的数据执行一个内部写操作。当上述三个操作都完成后，驱动程序（Driver）把写操作的状态信息返回给上层操

作系统。至此，写操作完成。

当数据处理系统要求写入数据至快闪存储器 1 时，通用通道接口 D2 通知微处理器 D4，而微处理器 D4 则根据操作系统的要求从 D2 中读取相应的数据送入快闪存储器 D1。

当操作系统通知快闪电子式外存储装置要对快闪存储器进行擦写时，通用通道接口电路 D2 会通知微处理器 D4，然后 D4 会送一串命令给快闪存储器 D1，从而擦除 D1 内相应区域的内容。

实用中，驱动程序会对上述三个内部操作进行 USB 打包，并把打包后的操作分别发给底层操作系统，由底层操作系统通过 USB 发送给微处理器中的固件，由固件执行该操作，并把操作后的数据及状态信息通过 USB 返回给底层操作系统，然后由底层操作系统把数据及状态信息返回给驱动程序。

本发明快闪电子式外存储装置的应用，包括通用通道接口控制器和连接插头，快闪电子式存储介质，休眠及唤醒电路，从通用通道取得的电源和含有直接控制快闪电子式存储介质存取及实现标准功能固件的微处理器；配合安装在系统中的驱动程序，以及在系统硬件接插件的支持下，其特征在于：

所述快闪电子式外存储装置用作数据处理系统的外存储装置。

所述快闪电子式外存储装置还可以用作微型数字计算机的外存储装置。目前以 Intel P II 或兼容芯片为 CPU 的微机，已将 USB 作为标准配置，快闪电子式外存储装置的普及，已指日可待。

所述快闪电子式外存储装置还可以用作手持式数据处理系统的外存储装置。这正是国际流行的 PDA(个人数字助理)等手持式数据处理系统期待的产品。

另外，所述快闪电子式外存储装置还可用作便携式数据处理系统的外存储装置。这也是部分便携式数据处理系统即手提电脑用户因为软驱体积大而丧失掉的权利，多年的期望，可以由快闪电子式外存储装置实现。

与现有技术相比，本发明用于数据处理系统的快闪电子式外存储方法及其装置具有如下优点：使用快闪电子式存储介质和通用通道接口，实现无驱动器、无外接电源的活动外存，并可带电插拔，即插即用，无需关机；存取速度快，容量可为软盘的几倍、几十倍、几百倍、几千倍或更大；体积小，携带十分方便，不易损坏，数据可保存 10 年或以上；可擦写 100 万次或以上；同时最多可连接 20 多个快闪电子式存储装置到电脑上。本方法及其装置适用于任何支持通用通道的数据处理系统。

本发明装置实施例所用主要元、器件型号、参数如下:

电路符号	名称	规格型号
D1	快闪存储器	TC58V64FT/128FT
D2	通用串行总线接口控制器	PDIUSB12
D3	三端电源	X62FP3302
D4	微处理器芯片	8051/系列
D5、D6	多路模拟开关	CD4053
Y1	晶振	6MHz
J1	通用串行总线插座	
C1~C8	电容	
R1~R10	电阻	
V1	三极管	
V2	发光二极管	
V3	二极管	

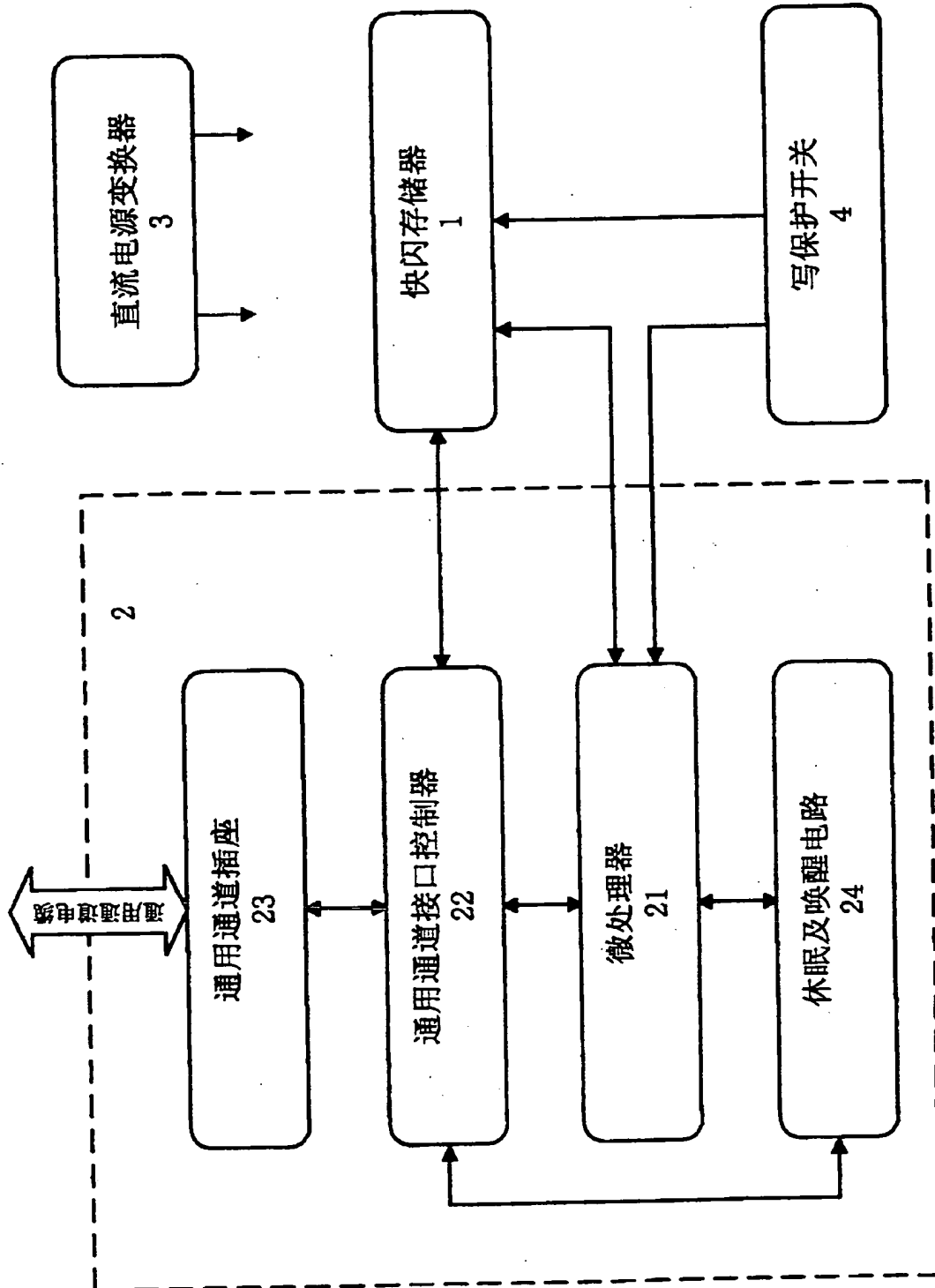


图 1



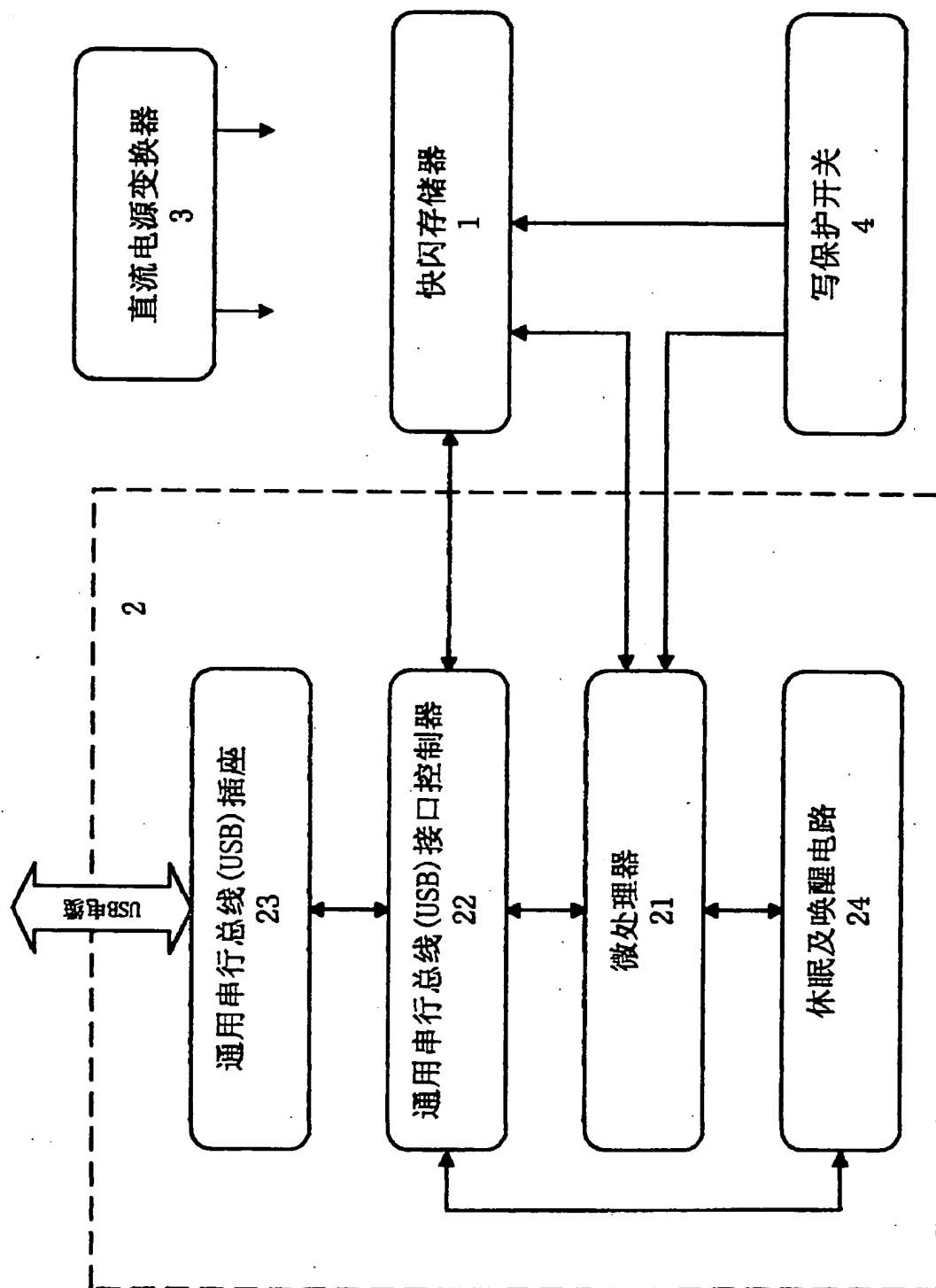


图 2

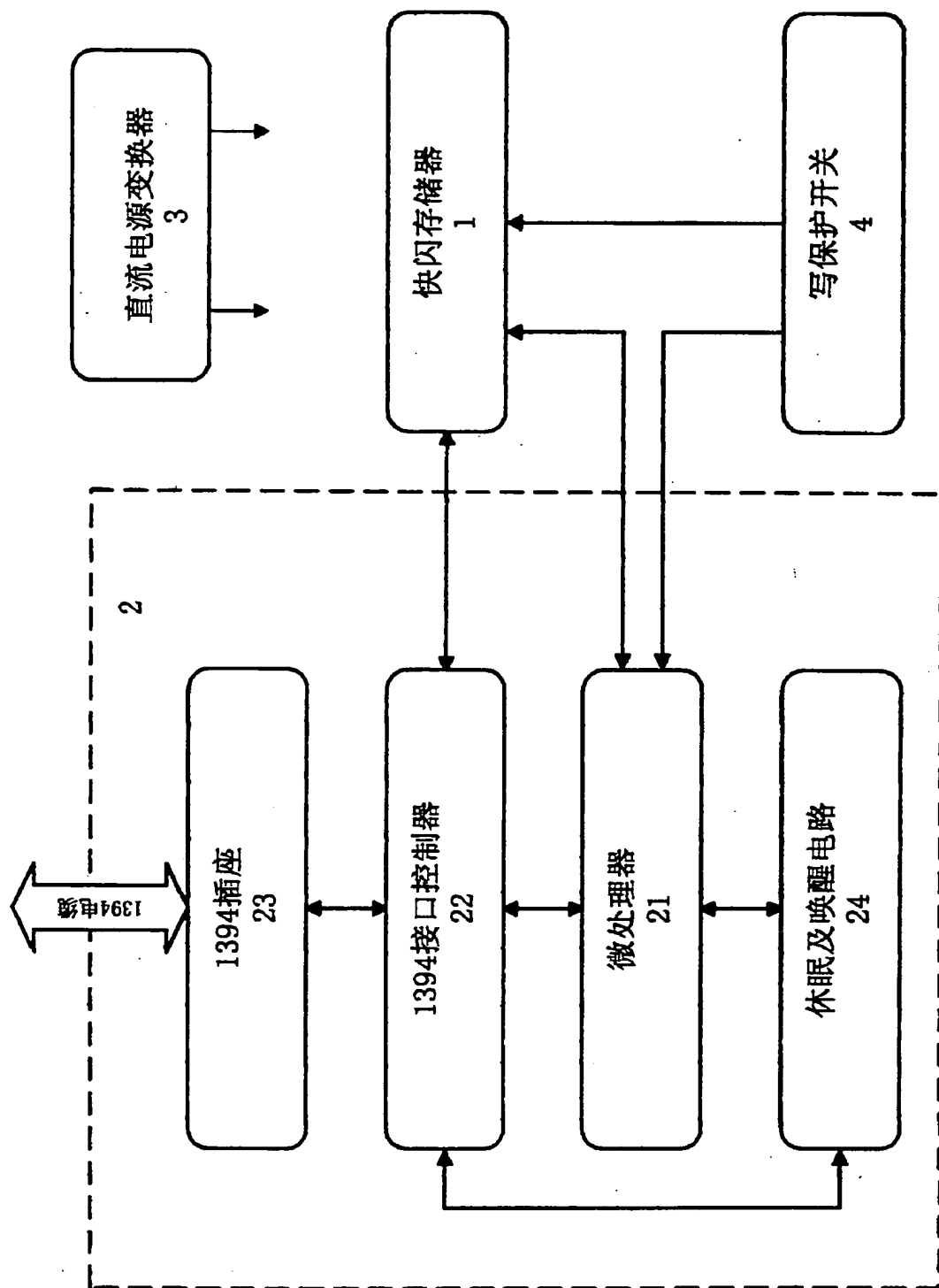


图 3

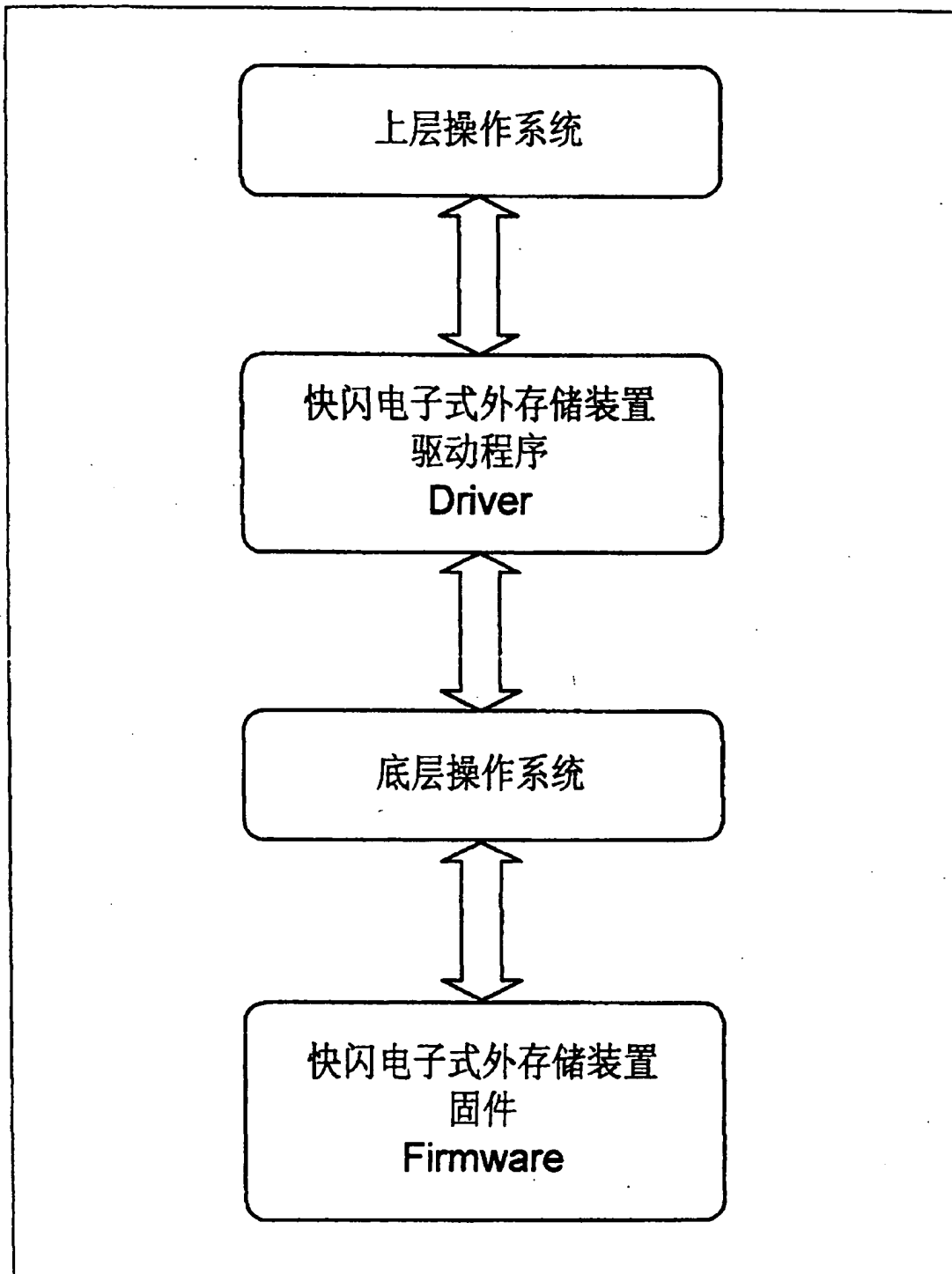


图 4

00.11.05

说明书附图

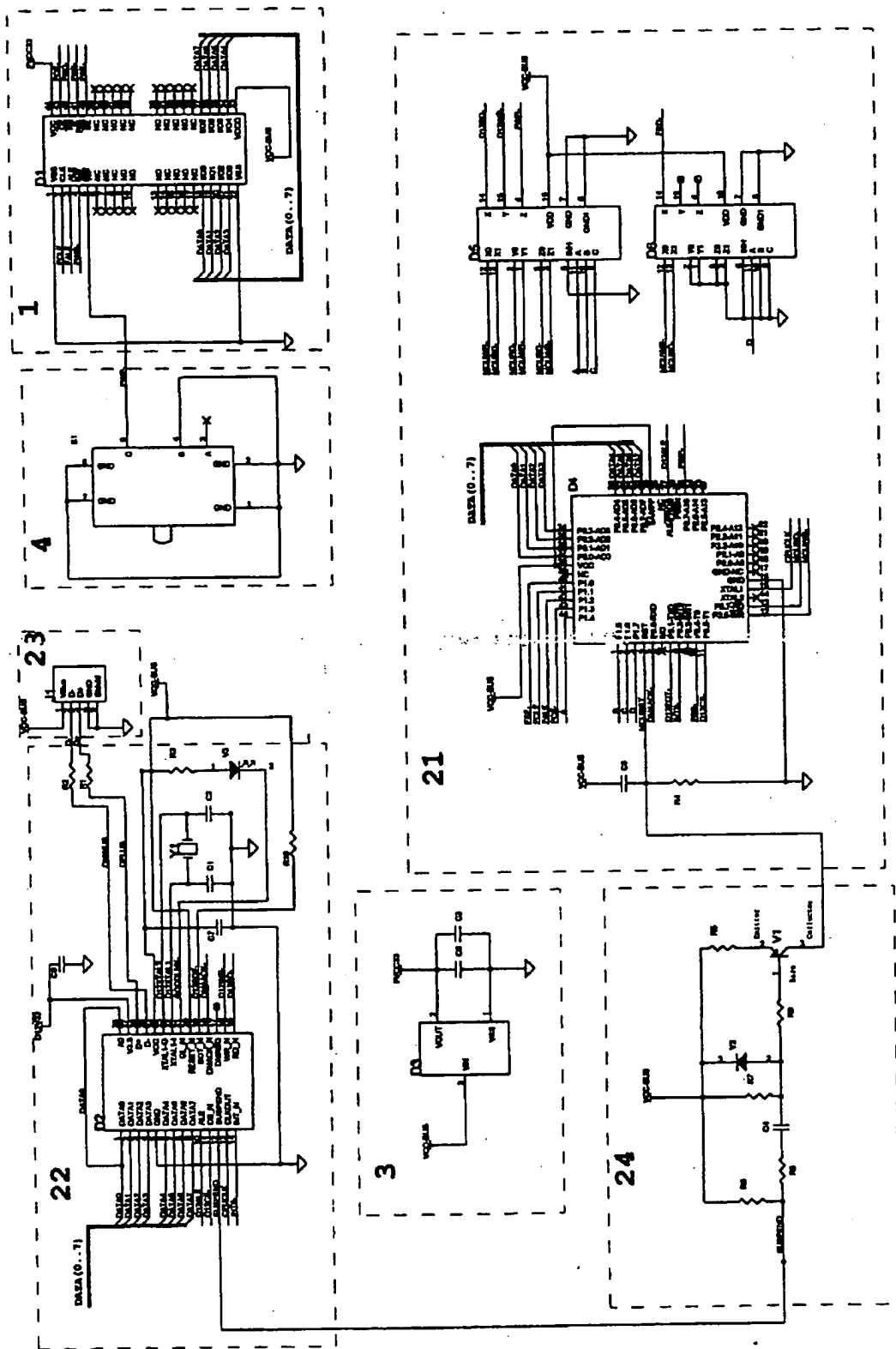


图 5

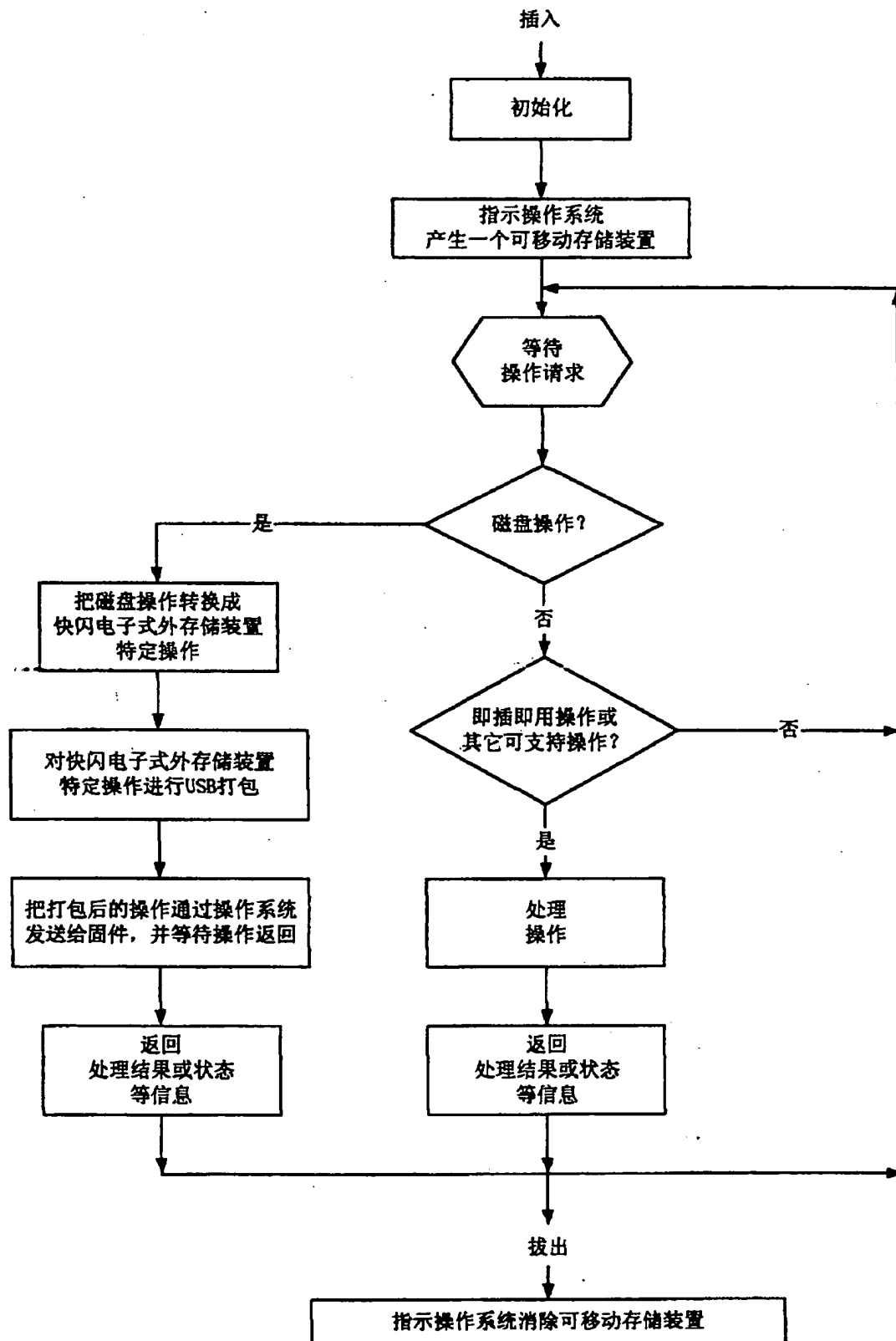


图 6

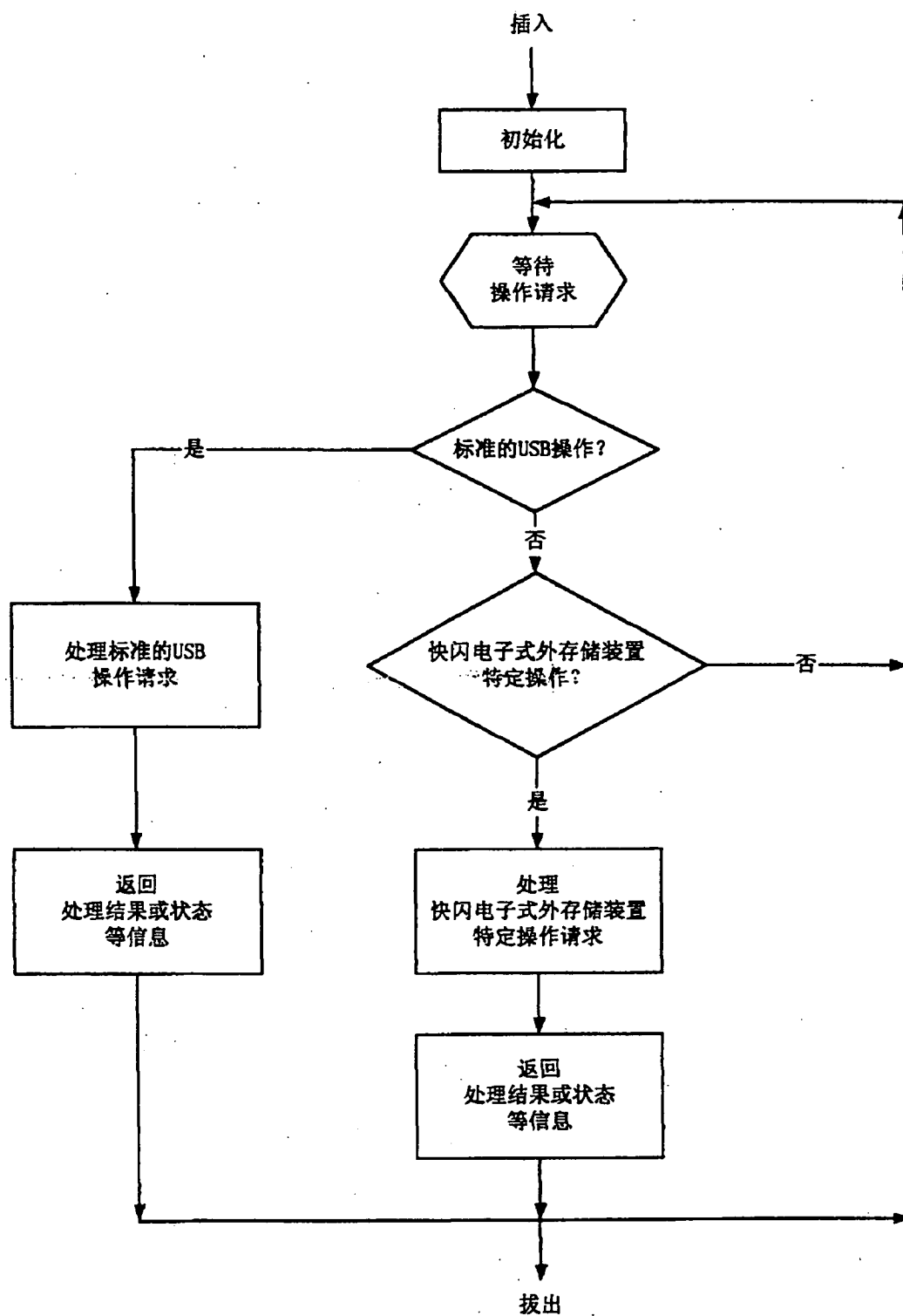


图 7

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**